ESP32-P4 芯片版本 v3.x

用户指南 v1.1

相关产品：
ESP32-P4NRW16X
ESP32-P4NRW32X

ESPRESSIF

关于本文档

本文档将介绍 ESP32-P4 芯片版本 v3.x 较之前版本的主要变化。

发布说明

日期	版本	发布说明
2026.08	v1.1	章节 芯片版本 v3.x 的设计变化：新增 eFuse 控制器、系统寄存器 和 MIPI DSI。 改进格式。
2026.03	v1.0	首次发布。

文档变更通知

用户可通过乐鑫官网订阅页面 https://documentation.espressif.com/zh/updateSubscriptions 订阅技术文档变更的电子邮件通知。

证书下载

用户可通过乐鑫官网证书下载页面 https://www.espressif.com/zh-hans/certificates 下载产品证书。

目录

1. 芯片版本 v3.x 的设计变化 1
1.1. 高性能处理器 1
1.2. RISC-V 追踪编码器 2
1.3. 通用 DMA 控制器 2
1.4. 2D-DMA 控制器 2
1.5. 系统和存储器 2
1.6. GPIO 交换矩阵和 IO MUX 2
1.7. eFuse 控制器 2
1.8. 复位和时钟 2
1.9. 中断矩阵 3
1.10. 低功耗管理 3
1.11. 权限控制 3
1.12. 系统寄存器 3
1.13. 欠压检测器 4
1.14. AES 加速器和片外存储器加密与解密 4
1.15. ECC 加速器和 ECDSA 数字签名外设 4
1.16. HMAC 加速器 4
1.17. 密钥管理器 4
1.18. 随机数发生器 4
1.19. JPEG 图像编解码器 4
1.20. 图像信号处理器 4
1.21. 像素处理加速器 5
1.22. LCD 与 Camera 控制器 5
1.23. H264 编码器 5
1.24. MIPI DSI 5
1.25. I2S 控制器 5
1.26. USB 2.0 高速 OTG 5
1.27. 并行 IO 控制器 6
1.28. 触摸传感器 6
2. 对客户项目的影响 7
2.1. 情况 1：硬件与软件同时升级 7

3. 丝印规范 8
4. 订购指南 9
5. 相关文档 10

1. 芯片版本 v3.x 的设计变化

乐鑫发布了对旗下 ESP32-P4 系列产品的晶圆级改进（芯片版本 v3.x）。本文档将介绍芯片版本 v3.x 较芯片版本 v1.x 的主要变化。

修复了如下问题，详细内容参考 ESP32-P4 系列芯片勘误表。

- [MSPI-749] 芯片在上电或唤醒过程中失败，并打印 Load access fault 错误信息。
- [MSPI-750] PSRAM 非对齐 DMA 读操作在地址重叠时可能读取到旧数据。
- [MSPI-751] MSPI IP 地址重叠检测功能因异步时序问题导致在特定频率条件下读写重叠地址时数据错误。
- [ROM-764] ROM 中安全启动缓冲区地址错误导致验证失败。
- [Analog-765] 当外设电源域关闭时，输出调压器无法正常供电。
- [DMA-767] DMA 通道 0 事务 ID 重叠引发权限管理冲突。
- [APM-560] 未授权的 AHB 访问可能会阻塞后续对 PSRAM 或 flash 的访问。
- [ROM-770] 安全下载模式下 flash 上电失败。

更新了以下模块，详细内容参考 ESP32-P4 技术参考手册 的对应章节。

1.1. 高性能处理器

- 升级了高性能 (HP) 系统的双核 RISC-V 处理器，最高频率从 360 MHz 提升至 400 MHz。
- 修复了 EXT_ILL_CSR 的 bit 0 在 FPU 加载/存储指令和 FPU CSR 指令执行时未更新的问题。
- 改进了 CLIC CSR 的访问延迟和合规性。
- 修复了跟踪 (trace)、触发 (trigger) 和硬件循环 (HW loop) 逻辑中的错误。
- 改进了动态时钟门控以降低功耗。
- 将 PMP（物理内存保护）条目数量增加至 32 条。
- 新增了位操作扩展 (Zb) 支持。
- 改进了 PMP 锁定位 (lock bit) 的行为。
- 新增了对用户模式中断委托的支持。
- 新增了 CPU 当前运行状态信号和中断是否经委托的状态信号至中断矩阵。
- 更新了 PIE 的饱和和舍入功能。
- 新增了 pad_cpu_wakeup_event 输入端口至 CPU。
- 将硬件循环计数器的宽度改为 24 位。

1.2. RISC-V 追踪编码器

- 在寄存器 TRACE_DATA_REG 新增 TRACE_CORE_WAITI 位表示 HP CPU 核是否处于等待中断 (WFI) 状态。

1.3. 通用 DMA 控制器

- 更新 GDMA-AXI 以支持在循环链表切换期间的中断响应。
- 优化仲裁方案以解决误仲裁问题。
- 新增 GDMA-AHB 传输的错误响应日志记录功能，包括地址、通道 ID、外设 ID 和访问类型。
- 为每个 GDMA-AHB 通道增加时钟门控功能，并支持通过寄存器选项强制开启时钟。
- 新增支持 INCR4/8/16 突发传输类型；寄存器保持向后兼容。
- 新增描述 GDMA-AHB 仅通道 1 和通道 2 支持存储到存储的数据传输。

1.4. 2D-DMA 控制器

- 将 PPA 块大小扩展至 32 × 32 并拓宽相关寄存器位宽。
- 通道数量增加至 4 个 TX 和 3 个 RX。
- 更新重排序逻辑以支持 JPEG 输出的 YUV444/422 至 YUV420 格式转换。

1.5. 系统和存储器

- 将缓存区域的映射方式由从 L2MEM 顶部开始改为从 L2MEM 底部开始。

1.6. GPIO 交换矩阵和 IO MUX

- 新增所有 IO 在 Deep-sleep 期间的 IO 保持功能。
- 将 EMAC PPS 信号路由至 GPIO 交换矩阵。
- 将并行 TX_CS 信号路由至 GPIO 交换矩阵。

1.7. eFuse 控制器

- 新增独立 EFUSE_ECDSA_REG，按 P-192、P-256、P-384（高低块）分别配置和读回 ECDSA 密钥所在 block。

1.8. 复位和时钟

- 新增寄存器 HP_SYS_CLKRST_CPU_WAITI_CTRL0_REG。
- 为 I2S 新增 160 MHz 时钟源。

1.9. 中断矩阵

- 支持中断重映射功能。当核心运行在机器模式时，允许将用户模式委托的中断路由至机器模式中断端口。
- 新增了 CPU 当前运行状态信号和中断是否经委托的状态信号至中断矩阵。
- 新增外设中断。
- 为中断寄存器增加权限控制。

1.10. 低功耗管理

- 新增 flash 电源快速放电功能，以支持 flash 电源的快速升降压，提升其对更广泛 flash 芯片的兼容性。
- 在睡眠模式下当 TOP 电源域保持上电时，允许通过任意中断唤醒；支持的中断可通过 TOP 电源域内的掩码寄存器进行配置。
- 新增电源开关，用于完全关断 PUF 存储器。
- 通过增加 CPU 电源域并更新存储器保持模式，优化了 Light-sleep 功耗。
- 通过 PVT 监测增强 Light-sleep 期间的电源稳定性，以防电源毛刺。
- 移除调试探针端口。

1.11. 权限控制

- 将 PERI APM 中可配置的地址区间数量从 2 个增加至 8 个。
- 新增了对 TRNG 的权限控制。

1.12. 系统寄存器

- 新增 HP_SYSTEM_USB_OTGHS_PHY_ST_REG，用于读取 USB OTGHS PHY 状态。
- 新增 HP_SYSTEM_HP_CPU_WAKEUP_EVENT_REG，写 1 可唤醒 HP CPU0 或 HP CPU1。
- 新增 HP 到 LP 的分组中断与唤醒控制：GROUP0–3 的中断使能、中断状态和唤醒使能寄存器，用于将 HP 域外设中断和唤醒事件送到 LP CPU 和 PMU。
- 新增 LP_SYSTEM_USBOTG20_LS_MODE，配置 USB OTG2.0 是否工作在低速模式。
- 新增 LP_SYSTEM_HP_USB_OTGHS_PHY_CTRL_REG，控制 USB OTGHS PHY 的上拉和下拉。
- 新增 pad 保持控制：睡眠或复位期间可通过 LP_SYSTEM_PAD_RTC_HOLD_CTRL0_REG 和 LP_SYSTEM_PAD_RTC_HOLD_CTRL1_REG 保持 pad 0–56，通过 LP_SYSTEM_DED_PAD_RTC_HOLD_CTRL_REG 保持 flash 和 PSRAM pad。
- 新增 LP_SYSTEM_DISCHARGE_REG，用于控制 LDO flash 和 LP PUF 存储器放电。

1.13. 欠压检测器

- 更新电压阈值。

1.14. AES 加速器和片外存储器加密与解密

- 添加了伪轮次抗 DPA 功能，以增强抵御攻击能力。

1.15. ECC 加速器和 ECDSA 数字签名外设

- 新增 P-384 椭圆曲线支持。

1.16. HMAC 加速器

- 新增从密钥管理器选择密钥的功能。

1.17. 密钥管理器

- 添加了对 HMAC 和 RSA_DS 密钥的支持，并将 XTS 密钥分为 flash 密钥和 PSRAM 密钥。

1.18. 随机数发生器

- 新增了独立的 RNG 模块。
- 在 APM 中为 RNG 添加了权限控制位。

1.19. JPEG 图像编解码器

- 优化时序性能。
- 新增寄存器以支持扩展的色彩空间。

1.20. 图像信号处理器

- 新增黑电平矫正 (BLC)。
- 新增坏点矫正 (DPC)。
- 新增白平衡增益 (WBG)。
- 自动白平衡统计 (AWB) 新增支持在窗口内设置 5 × 5 子窗口。
- 新增裁剪 (CROP)。
- 更新颜色矫正矩阵 (CCM) 增益位宽。
- 更新色调范围从 0–255 扩展至 0–359。
- 新增影子寄存器。
- 增强 ISP CAM 模块以支持 HREF 输入功能。

- 在从 MIPI CSI 接收像素前，新增 RGB888 转 RGB565 及 YUV422 转 YUV420 的转换支持。
- 在从 MIPI CSI 接收像素前，新增 8 位/16 位字节交换支持。
- 在 csi_bridge 中新增 DMA 流控制支持。

1.21. 像素处理加速器

- SRM 块大小支持扩展至最大 32 × 32。
- SRM 新增 YUV422 与 GRAY 格式支持。
- BLEND 输入背景及输出新增 YUV422/YUV420/GRAY 格式支持。

1.22. LCD 与 Camera 控制器

- 为 CAM 输入新增字节交换支持。
- 更新 CAM 色彩模式转换：移除 YUV420 输入支持，并将转换逻辑从 RGB 改为 YUV420。
- 将 LCD 的 AFIFO 深度增加至 32。

1.23. H264 编码器

- 将 H264 核心码流溢出状态寄存器改为中断源。
- 为 H264 核心新增多输入色彩空间支持（H264 DMA 也支持此功能）。
- 新增调试寄存器。

1.24. MIPI DSI

- 更新 PHY 参考时钟；新增 APLL 作为时钟源。
- 增强色彩模式转换功能，现支持 RGB888、RGB666 与 RGB565 格式的转换。
- 新增 YUV420 格式支持。
- 新增 DPI 时钟源。
- 新增灰度图像支持。

1.25. I2S 控制器

- 新增 160 MHz 时钟源。

1.26. USB 2.0 高速 OTG

- 更新配置以满足应用需求。
- 新增描述：每个微帧最大支持 8 个非周期性和 16 个周期性事务。

1.27. 并行 IO 控制器

- 新增独立的 VALID/CS 信号。CS 信号不再控制数据传输。

1.28. 触摸传感器

- 修改了触摸检测的判断方法。
- 修复了通过软件更新基线的错误。

2. 对客户项目的影响

本章节主要介绍客户在使用芯片版本 v3.x 开展新项目或升级现有项目时的注意事项。

2.1. 情况 1：硬件与软件同时升级

2.1.1. 硬件设计变化

ESP32-P4 芯片版本 v3.0 和之后版本，管脚 54 从 NC 更新为 VDD_HP_1。USB_DP 管脚去除了一个 1 MΩ 电阻。DCDC 电路新增两个 499 kΩ 电阻及一个 22 pF 电容。详细内容请参考《ESP32-P4 硬件设计指南》。

2.1.2. 软件设计变化

使用 ESP32-P4 芯片版本 v3.x 时，需要将 ESP-IDF 升级至 v5.5.3 及以上版本，或 v6.0 及以上版本，并重新编译固件。上述版本在 sdkconfig 中新增了配置项：CONFIG_ESP32P4_SELECTS_REV_LESS_V3

该选项用于指定编译生成的固件所适配的芯片版本：

- y: 适用于 v1.x 芯片
- n: 适用于 v3.x 芯片，默认值为 n

部分客户如果曾使用过中间版本的 ESP-IDF 进行开发，工程中可能已经生成：

```
CONFIG_ESP32P4_SELECTS_REV_LESS_V3=y
```

此配置会导致在 v3.x 芯片上固件无法下载或下载后无法正常启动。如遇此问题，请手动将该选项修改为：

```
CONFIG_ESP32P4_SELECTS_REV_LESS_V3=n
```

然后重新编译固件。

芯片 v3.1 版本包含内存结构调整和 50+ 项硬件及寄存器变更（涉及 ISP、CPU、L2MEM、MSPI、安全模块等）。因此 v3.x 及 v1.x 芯片无法共享同一份固件，编译时必须明确指定目标芯片版本。如果产品线中同时存在 v1.x 和 v3.x 芯片，需要分别编译对应版本的固件。

3. 丝印规范

图 3-1. ESP32-P4NRW16X 芯片丝印示意图

图 3-2. ESP32-P4NRW32X 芯片丝印示意图

上图为芯片版本 v3.1 的丝印，生产编码为 XGXX。关于区分芯片版本的生产编码，请参考 ESP32-P4 系列芯片勘误表。

4. 订购指南

有关产品订购的信息，请参考：乐鑫产品选型工具。

5. 相关文档

- ESP32-P4 技术规格书
- ESP32-P4 技术参考手册
- ESP32-P4 硬件设计指南
- ESP32-P4 系列芯片勘误表
- ESP32-P4 开发板用户指南

免责声明和版权公告

本文档中的信息，包括供参考的 URL 地址，如有变更，恕不另行通知。

本文档可能引用了第三方的信息，所有引用的信息均为“按现状”提供，乐鑫不对信息的准确性、真实性做任何保证。

乐鑫不对本文档的内容做任何保证，包括内容的适销性、是否适用于特定用途，也不提供任何其他乐鑫提案、规格书或样品在他处提到的任何保证。

乐鑫不对本文档是否侵犯第三方权利做任何保证，也不对使用本文档内信息导致的任何侵犯知识产权的行为负责。本文档在此未以禁止反言或其他方式授予任何知识产权许可，不管是明示许可还是暗示许可。

Wi-Fi 联盟成员标志归 Wi-Fi 联盟所有。蓝牙标志是 Bluetooth SIG 的注册商标。

文档中提到的所有商标名称、商标和注册商标均属其各自所有者的财产，特此声明。

版权归 © 2026 乐鑫信息科技（上海）股份有限公司。保留所有权利。

www.espressif.com